PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-057657
(43)Date of publication of application : 22.02.2002

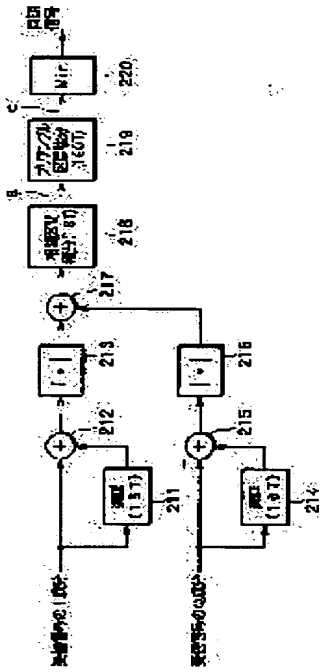
(51)Int.Cl. H04L 7/08
H04L 25/40

(21)Application number : 2000-243285
(22)Date of filing : 10.08.2000

(71)Applicant : DENSO CORP
COMMUNICATION RESEARCH LABORATORY
(72)Inventor : SAWADA MANABU
SASAKI KUNIHIKO
HARADA HIROSHI
FUJISE MASAYUKI

(54) SYNCHRONIZATION SIGNAL GENERATION METHOD, RECEPTION DEVICE, AND PROGRAM PRODUCT

(57)Abstract:
PROBLEM TO BE SOLVED: To generate a synchronization signal without using any matched filter or the like from a reception signal by receiving a packet signal where a plurality of known repetition signals is added to the top.
SOLUTION: The I component of the reception signal is delayed by a delay 211 for the period (16T) of the repetition signal, the difference between the delayed signal and a signal that is not delayed is obtained by a subtraction part 212, and the absolute value of the difference is obtained by an absolute value 213. Similarly, the absolute value of the difference between two continuous repetition signals is obtained from a subtraction 215 and an absolute value 216. The output of both the absolute values 213 and 216 is added by an addition 217, integration is made for a correlation section (16T) by a correlation section integral part 218, and further integration is made for a preamble section (16&m10T) by a preamble section integral part 219. Timing when the integral value is minimized is detected by a minimum value detection 220 and is outputted as a synchronization signal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Japanese Publication for Unexamined Patent Application

No. 57657/2002 (Tokukai 2002-57657)

A. Relevance of the Above-identified Document

This publication discloses prior art as technological background of the present invention.

B. Translation of the Relevant Passages of the Document

[0023]

Figure 2 illustrates an image configuration of a transmission signal (I component signal) and a packet. The packet, which is arranged in accordance with the IEEE802.11a, is made up of a preamble realized by a known number N (i.e. 10) times of repetition signals (signals repeated once every 16 samples), and data which are transmission information signal.

[0037]

Note that, a packet used for simulation illustrated in Figures 6 and 7 is arranged in accordance with the IEEE802.11a, and uses the OFDM as a transmission scheme and the QPSK as a subcarrier modulation.

(19)日本国特許庁（ＪＰ）　(12)公開特許公報（Ａ）　(11)特許出願公開番号
特開2002－57657
（P2002－57657A）
(43)公開日　平成14年２月22日(2002.2.22)

(51)Int.Cl.'	識別記号	FI	テーマコード'(参考)
H04L 7/08		H04L 7/08	C 5K029
25/40		25/40	C 5K047

審査請求　未請求　請求項の数６　ＯＬ　（全 10 頁）

(21)出願番号　特願2000－243285(P2000－243285)

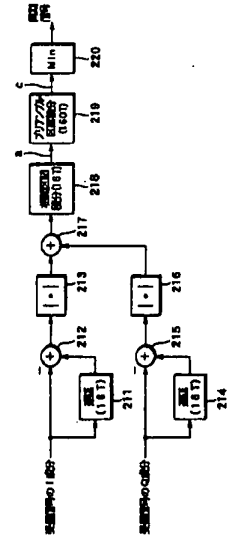
(22)出願日　平成12年８月10日(2000.8.10)

(71)出願人　000004260
株式会社デンソー
愛知県刈谷市昭和町１丁目１番地
(71)出願人　301022471
独立行政法人通信総合研究所
東京都小金井市貫井北町４－２－１
(72)発明者　澤田　学
愛知県刈谷市昭和町１丁目１番地　株式会社デンソー内
(74)代理人　100100022
弁理士　伊藤　洋二　（外２名）

最終頁に続く

(54)【発明の名称】　同期信号生成方法、受信装置、およびプログラム製品

(57)【要約】
【課題】　先頭に既知の複数回の繰り返し信号が付加されたパケット信号を受信し、その受信信号からマッチトフィルタ等を用いずに同期信号を生成する。
【解決手段】　受信信号のＩ成分を繰り返し信号の周期（１６Ｔ）だけ遅延部２１１で遅延し、遅延した信号と遅延しない信号の差を引き算部２１２で求め、その差の絶対値を絶対値部２１３で得る。同様にして、受信信号のＱ成分についても、遅延部２１１、引き算部２１５、絶対値部２１６により、２つの連続する繰り返し信号の差の絶対値を得る。両絶対値部２１３、２１６の出力を加算部２１７で加算し、相関区間積分部２１８で相関区間（１６Ｔ）分積分し、さらにプリアンブル区間積分部２１９でプリアンブル区間（１６×１０Ｔ）分積分する。その積分値が最小となるタイミングを最小値検出部２２０で検出し同期信号として出力する。



(2)

【特許請求の範囲】
【請求項１】　先頭に既知の複数回の繰り返し信号が付加されたパケット信号を受信し、その受信信号から同期信号を生成する同期信号生成方法において、
前記繰り返し信号の所定周期分だけ異なる２つの受信信号の差をとり、その絶対値を積分し、その積分値が最小となるタイミングで前記同期信号を出力することを特徴とする同期信号生成方法。
【請求項２】　先頭に既知の複数回の繰り返し信号が付加されたパケット信号を受信し、その受信信号から同期信号を生成する同期信号生成方法において、
前記受信信号のＩ成分およびＱ成分について、それぞれ前記繰り返し信号の所定周期分だけ異なる２つの信号の差をとって絶対値を得るとともに、それぞれの絶対値を加算し、加算した値を積分し、その積分値が最小となるタイミングで前記同期信号を出力することを特徴とする同期信号生成方法。
【請求項３】　前記積分は、前記繰り返し信号の周期分の積分を行う第１の積分と、その積分値からさらに前記複数回の繰り返し信号の長さ分の積分を行う第２の積分とからなり、前記第２の積分の積分値が所定スレッショルド以下の最小となるタイミングで前記同期信号を出力することを特徴とする請求項１又は２に記載の同期信号生成方法。
【請求項４】　前記積分を前記複数回の繰り返し信号の長さより短い区間行うことを特徴とする請求項１又は２に記載の同期信号生成方法。
【請求項５】　先頭に既知の複数回の繰り返し信号が付加されたパケット信号を受信する受信装置であって、この受信装置は、前記受信信号から同期信号を生成する同期信号生成部を備えており、
前記同期信号生成部は、
前記繰り返し信号の所定周期分だけ異なる２つの受信信号の差をとって、その絶対値を得る手段（２１１～２１７）と、
前記絶対値を積分する手段（２１８、２１９）と、
前記積分した値が最小となるタイミングで前記同期信号を出力する手段（２２０）とを有していることを特徴とする受信装置。
【請求項６】　先頭に既知の複数回の繰り返し信号が付加されたパケット信号について、前記繰り返し信号の所定周期分だけ異なる２つの受信信号の差をとって、その絶対値を得る手段（２１１～２１７）と、
前記絶対値を積分する手段（２１８、２１９）と、
前記積分した値が最小となるタイミングで同期信号を出力する手段（２２０）とをコンピュータに実行させるためのプログラム製品。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】本発明は、先頭に既知の複数回の繰り返し信号が付加されたパケット信号を受信し、その受信信号から同期信号を生成する同期信号生成方法、および同期信号生成部を備えた受信装置、並びに同期信号の生成をコンピュータによって実行させるためのプログラム製品に関するものである。特に本発明は、バースト的にパケット通信を行う通信システムに適用されて好適なるものである。なお、「バースト的にパケット通信を行う」とは、同期が不完全で、連続的でない形でパケット通信を行うものをいう。
【０００２】
【従来の技術】バースト的にパケット通信を行う通信システムでは、パケット信号の到来が予測できないため、受信側では、パケット毎に独立な復調同期処理を行う必要がある。このため、既知Ｎ回の繰り返し信号をプリアンブルとしてパケットの先頭に付加し、受信側でパケットの先頭に付された繰り返し信号を判別して、同期信号を生成する技術が提案されている。例えば、１９９９年電子情報通信学会通信ソサイエティ大会Ｂ－５－６１「ＯＦＤＭ無線ＬＡＮシステム用シンボルタイミング検出回路の特性」には、受信信号の相関器出力（相関ピーク信号）をディジタルフィルタでピーク積分処理することにより、同期信号を生成するものが記載されている。
【０００３】
【発明が解決しようとする課題】この同期信号を生成する同期信号生成部は、図１１のように構成される。この同期信号生成部は、遅延部１０１と、マッチトフィルタ（ＭＦ）１０２と、絶対値部１０３と、パワー検出部１０４と、除算部１０５と、プリアンブル区間積分部１０６と、最大値検出部１０７から構成されている。
【０００４】プリアンブルにおける繰り返し信号が１０回で、各繰り返し信号が１６サンプル周期（図中のＴは、サンプル周期を表す）であるとしたとき、受信信号は、遅延部１０１において１６サンプル周期分遅延される。そして、マッチトフィルタ１０２において受信信号Ｘと遅延部１０１で遅延した受信信号Ｙとの相関が取られる。
【０００５】マッチトフィルタ１０２は、図１２に示すように構成されている。受信信号（複素数で表される信号）Ｘは、複素共役部１０２１において複素共役がとられ、その出力信号が遅延部１０２２によって順次遅延される。また、遅延部１０１によって遅延された受信信号Ｙとその信号を遅延部１０２３によって順次遅延させた信号により、係数ｃ１５、ｃ１４、ｃ１３、ｃ１２、…、ｃ２、ｃ１、ｃ０が生成される。複素共役器１０２１の出力信号と各遅延部１０２２の出力信号は、乗算器１０２４において係数ｃ１５、ｃ１４、ｃ１３、ｃ１２、…、ｃ２、ｃ１、ｃ０とそれぞれ乗算され、各乗算結果が加算部１０２５において加算される。そして、加算部１０２５から受信信号の相関値信号が出力される。
【０００６】また、パワー検出部１０４は、図１３に示

すように構成される。受信信号は、遅延器１０４１によって順次遅延される。受信信号と各遅延部１０４１の出力信号は、それぞれの信号の複素共役をとる複素共役部１０４２の出力信号と乗算器１０４３においてそれぞれ乗算され、各乗算結果が加算部１０４４において加算される。そして、加算部１０４４から受信信号のパワーを示す信号が出力される。

【０００７】マッチトフィルタ１０２から出力される相関値信号は、絶対値部１０３において絶対値に変換され、絶対値部１０３の出力は、除算部１０５においてパワー検出部１０４の出力によって除算される。その結果、除算部１０５から規格化された相関値信号が出力される。

【０００８】この規格化された相関値信号は、プリアンブル区間積分部１０６においてプリアンブル区間（すなわち１６×１０Ｔ）分積分される。プリアンブル区間積分部１０６からはサンプル同期Ｔ毎に積分値が出力される。その積分値が所定スレッショルド以上でかつ最大値となるタイミングが最大値検出部１０７において検出され、同期信号が出力される。

【０００９】しかし、上記のように構成した同期信号生成部についてハードウェア構成の観点から検討を行ったところ、乗算部、加算部を回路で構成したときにその規模が大きくなり、特に乗算部での処理によって誤差が生じるなどの問題があることがわかった。

【００１０】本発明は上記問題に鑑みたもので、その目的とするところは、マッチトフィルタ等を用いずに同期信号の生成を行うことにある。

【００１１】

【課題を解決するための手段】上記の目的を達成するため、本発明においては、プリアンブルにおける各繰り返し信号が同じ信号であり、各繰り返し信号の差をとったときその値が極端に小さくなることに着目した。すなわち、上記したような相関値を用いずに、各繰り返し信号の周期単位での受信信号の差を用いれば、同期信号を生成することができる。

【００１２】本発明は上記した検討を基になされたもので、請求項１に記載の発明では、先頭に既知の複数回の繰り返し信号が付加されたパケット信号を受信し、その受信信号から同期信号を生成する同期信号生成方法において、前記繰り返し信号の所定周期分だけ異なる２つの受信信号の差をとり、その絶対値を積分し、その積分値が最小となるタイミングで前記同期信号を出力することを特徴としている。

【００１３】この発明によれば、マッチトフィルタ等を用いずに同期信号の生成を行うことができる。

【００１４】請求項２に記載の発明は、請求項１に記載の発明をより具体的にしたもので、前記受信信号のＩ成分およびＱ成分について、それぞれ前記繰り返し信号の所定周期分だけ異なる２つの信号の差をとって絶対値を

得るとともに、それぞれの絶対値を加算し、加算した値を積分し、その積分値が最小となるタイミングで前記同期信号を出力することを特徴としている。

【００１５】上記した積分は、請求項３に記載の発明のように、前記繰り返し信号の周期分の積分を行う第１の積分と、その積分値からさらに前記複数回の繰り返し信号の長さ分の積分を行う第２の積分とすることができ、この場合、前記第２の積分の積分値が所定スレッショルド以下の最小となるタイミングで前記同期信号を出力するようにすることができる。

【００１６】また、上記した積分は、前記複数回の繰り返し信号の長さと同じかそれ以上にしてもよく、逆に請求項４に記載の発明のように、前記複数回の繰り返し信号の長さより短い区間行うようにしてもよい。この場合、早いタイミングで同期信号を得ることができる。

【００１７】請求項５に記載の発明では、先頭に既知の複数回の繰り返し信号が付加されたパケット信号を受信する受信装置であって、この受信装置は、前記受信信号から同期信号を生成する同期信号生成部を備えており、前記同期信号生成部は、前記繰り返し信号の所定周期分だけ異なる２つの受信信号の差をとって、その絶対値を得る手段（２１１～２１７）と、前記絶対値を積分する手段（２１８、２１９）と、前記積分した値が最小となるタイミングで前記同期信号を出力する手段（２２０）とを有していることを特徴としている。

【００１８】請求項６に記載の発明では、先頭に既知の複数回の繰り返し信号が付加されたパケット信号について、前記繰り返し信号の所定周期分だけ異なる２つの受信信号の差をとって、その絶対値を得る手段（２１１～２１７）と、前記絶対値を積分する手段（２１８、２１９）と、前記積分した値が最小となるタイミングで同期信号を出力する手段（２２０）とをコンピュータに実行させるためのプログラム製品を特徴としている。

【００１９】請求項５、６に記載の発明の場合、前記繰り返し信号の所定周期分だけ異なる２つの受信信号の差をとって、その絶対値を得る手段（２１１～２１７）は、前記受信信号のＩ成分およびＱ成分について、それぞれ前記繰り返し信号の所定周期分だけ異なる２つの信号の差をとって絶対値を得、さらにそれぞれの絶対値を加算する手段として構成することができる。より具体的には、前記受信信号のＩ成分について前記繰り返し信号の所定周期分だけ異なる２つの信号の差をとる手段（２１１、２１２）と、その差を絶対値に変換する手段（２１３）と、前記受信信号のＱ成分について前記繰り返し信号の所定周期分だけ異なる２つの信号の差をとる手段（２１４、２１５）と、その差を絶対値に変換する手段（２１６）と、両絶対値を加算する手段（２１７）として構成することができる。

【００２０】なお、上記各手段の括弧内の符号は、後述する実施形態に記載の具体的手段との対応関係を示すも

のである。

【００２１】

【発明の実施の形態】以下、本発明を図に示す実施形態について説明する。この実施形態は、直交周波数分割多重（Orthogonal Frequency Division Multiplexing：ＯＦＤＭ）方式を用いた通信システムに適用したもので、図１にその通信システムの概念図を示す。

【００２２】送信装置としての送信機（ＴＸ）からは、既知Ｎ回の繰り返し信号からなるプリアンブル（Ｐ）とデータからなるパケット信号がバースト的に送信される。受信装置としての受信機（ＲＸ）は、その送信された信号を受信し、プリアンブルの繰り返し信号により同期信号を生成して、送信されたデータの復調を行う。

【００２３】図２に、送信信号（Ｉ成分の信号）およびパケットのイメージ構成を示す。パケットは、ＩＥＥＥ８０２．１１ａ仕様に準拠した構成になっており、既知Ｎ（＝１０）回の繰り返し信号（１６サンプル毎に繰り返される信号）からなるプリアンブルと、送信情報信号であるデータからなる。

【００２４】図３（ａ）に、送信機（ＴＸ）におけるベースバンド部の構成を示す。送信するデータは、符号化部１１において符号化され、シリアル／パラレル変換部（Ｓ／Ｐ変換部）１２においてパラレル信号に変換され、変調部１３においてサブキャリア変調（例えばＱＰＳＫ）され、ＩＦＦＴ（逆高速フーリエ変換）部１４においてＩＦＦＴ処理され、パラレル／シリアル変換部（Ｐ／Ｓ変換部）１５においてシリアル信号に変換され、ガードインターバル（ＧＩ）付加部１５においてガードインターバルが付加される。

【００２５】図３（ｂ）に、受信機（ＲＸ）におけるベースバンド部の構成を示す。受信した信号は、時間および周波数の同期処理を行う時間・周波数同期部２１に入力され、この時間・周波数同期部２１から同期信号が出力される。受信機（ＲＸ）における各部（以下に説明する各部２２～２８等）は、その同期信号を基にしてそれぞれの処理を行う。

【００２６】具体的には、受信信号はＧＩ除去部２２に入力されてガードインタバルが除去され、Ｓ／Ｐ変換部２３においてパラレル信号に変換され、ＦＦＴ（高速フーリエ変換）部２４においてＦＦＴ処理され、等化部２５において等化処理され、復調部２６においてサブキャリアの復調処理が行われ、Ｐ／Ｓ変換部２７においてシリアル信号に変換され、復号部２８において復号処理が行われる。

【００２７】なお、上記した送信機（ＴＸ）および受信機（ＲＸ）は、移動端末、基地局にそれぞれ設けられ、端末－端末間、端末－基地局間で相互に通信が行われる。

【００２８】この実施形態において、上記した受信機の時間＆周波数同期部２１には、時間の同期信号を生成す

る同期信号生成部が含まれている。この同期信号生成部は、図４に示すように構成されている。この同期信号生成部には、図示しない変換部によって、複素数で表される受信信号を直交した位相のＩ成分とＱ成分の信号に変換された、受信信号のＩ成分、Ｑ成分の信号が入力される。

【００２９】受信信号のＩ成分は、遅延部２１１においてプリアンブルの各繰り返し信号の周期（１６Ｔ）分遅延される。そして、引き算部（一方の信号をマイナスして加算する加算部）２１２において、受信信号のＩ成分を１６Ｔだけ遅延した信号と遅延しない信号の差が求められる。この差を示す信号は、絶対値部２１３において絶対値信号に変換され、この絶対値部２１３から、受信信号のＩ成分を１６Ｔ分遅延した信号と遅延しない信号の差の大きさを示す信号が出力される。

【００３０】また、受信信号のＱ成分も同様に、遅延部２１４、引き算部２１５、絶対値部２１６によって信号処理される。そして、絶対値部２１６から、受信信号のＱ成分を１６Ｔ分遅延した信号と遅延しない信号の差の大きさを示す信号が出力される。

【００３１】両絶対値部２１３、２１６から出力される信号は、加算部２１７において加算され、相関区間積分部２１８において積分される。相関区間積分部２１８は、相関区間（１６Ｔ）分積分を行う。

【００３２】ここで、受信信号がデータであるときには、受信信号のＩ成分、Ｑ成分のそれぞれについて、１６Ｔ分遅延した信号と遅延しない信号が大きく異なる場合が多いため、絶対値部２１３、２１６から出力される値を加算部２１７で加算し相関区間積分部２１８で積分した値は大きな値となる。

【００３３】また、受信信号がプリアンブルにおける各繰り返し信号であると、受信信号のＩ成分、Ｑ成分のそれぞれについて、１６Ｔ分遅延した信号と遅延しない信号は同じような信号となり、両信号の差は小さい。このため、絶対値部２１３、２１６から出力される値を加算部２１７で加算し相関区間積分部２１８で積分した値は小さな値となる。

【００３４】図６（ａ）に、相関区間積分部２１８の積分によって得られた信号の波形（図４中のａ点の波形）のグラフを示す。このグラフは、ノイズおよびマルチパスフェージングがないとした場合のシュミレーション結果で、横軸はサンプル数（時間軸相当）、縦軸は信号レベルを示している。グラフ中で特に他の信号レベルと比べて極端に小さくなっているところ（すなわち下側にピークが生じているところ）がプリアンブル区間である。図６（ｂ）に、そのうちの１つのピーク近傍の拡大図を示す。プリアンブル区間においては、相関区間積分部２１８の出力がほぼ０になっている。

【００３５】なお、比較のため、図１１に示す構成によって得られる正規化相関値の波形（図１１中のｂ点の波

形）の同様のシュミレーション結果を、図６（ａ）、（ｂ）と対応させて、図６（ｃ）、（ｄ）に示す。図１１に示す構成によれば、規格化相関値出力は各プリアンブル区間において上側にピークが生じる。

【００３６】また、ＣＮＲ（搬送波信号電力と雑音電力の比）が２０ｄＢで、ＥＴＳＩ　ＢＲＡＮで定められたＭｏｄｅｌ　Ｃのマルチパスフェージング特性を与えた場合のシュミレーション結果を図７に示す。この図７の（ａ）～（ｄ）は、図６の（ａ）～（ｄ）に対応している。この図７からわかるように、この実施形態のものによれば、マルチパスフェージングがあったとしても、相関区間積分部２１８の積分によって得られた信号において各プリアンブル区間毎に下側に明確なピークが生じている。

【００３７】なお、図６、図７に示すシュミレーションで用いたパケットは、ＩＥＥＥ８０２．１１ａ仕様に準拠した構成で、伝送方式にはＯＦＤＭを、サブキャリア変調にはＱＰＳＫを用いている。また、プリアンブル長は３２０サンプル（そのうち上記した時間同期に利用するのは１６０サンプル）、１パケットに対する情報量を７６８バイトとしている。

【００３８】また、相関区間積分部２１８の積分によって得られた信号は、プリアンブル区間積分部２１９に入力され、プリアンブル区間（すなわち１６×１０Ｔ）分積分される。プリアンブル区間積分部２１９からはＴ毎に積分値が出力される。

【００３９】図８（ａ）、（ｂ）に、相関区間積分部２１８の出力における１つのピーク付近の拡大波形と、それに対するプリアンブル区間積分部２１９の出力波形のシュミレーション結果をそれぞれ示す。プリアンブル区間積分部２１９では、１６０Ｔの区間における積分を行っているため、相関区間積分部２１８の出力が極端に低くなった時の値がプリアンブル区間積分部２１９の積分に影響し始めてからプリアンブル区間積分部２１９の積分値が低下し始める。また、相関区間積分部２１８の出力が大きくなった時の値がプリアンブル区間積分部２１９の積分に影響し始めてからプリアンブル区間積分部２１９の出力が上昇し始める。従って、プリアンブル区間積分部２１９の積分値が最小となるタイミングを見つければ、時間同期の同期信号を得ることができる。

【００４０】最小値検出部２２０は、プリアンブル区間積分部２１９から出力される積分値が最小となるタイミングを検出して同期信号を出力する。

【００４１】図５に、最小値検出部２２０の具体的な構成の一例を示す。この最小値検出部２２０は、制御部２２０１と、遅延部２２０２と、比較部２２０３と、判別部２２０４とから構成されている。

【００４２】制御部２２０１は、相関区間積分部２１８から出力される積分値を所定のスレッショルド値と比較して、相関区間積分部２１８の出力が極端に低くなったか否かを監視し、相関区間積分部２１８の出力が極端に低くならない間は遅延部２２０２、比較部２２０３、判別部２２０４の動作を停止させ、相関区間積分部２１８の出力が極端に低くなると、遅延部２２０２、比較部２２０３、判別部２２０４にイネーブル信号を出力してそれらを動作させる。

【００４３】この動作開始により、プリアンブル区間積分部２１９から出力される積分値を遅延部２２０２でＴだけ遅延させた値と遅延させない値とが比較部２２０３において比較され、その比較結果が判別部２２０４に出力される。図８（ｂ）に示したように、プリアンブル区間積分部２１９の出力が低下しているときには、比較部２２０３の出力が低下状態を示す信号（例えば－の信号）となり、プリアンブル区間積分部２１９の出力が上昇しているときには、比較部２２０３の出力が上昇状態を示す信号（例えば＋の信号）となる。

【００４４】従って、判別部２２０４において、比較部２２０３の出力が低下状態を示す信号から上昇状態を示す信号に反転したタイミング（反転する直前あるいは直後のタイミング）を判定することにより、同期信号が出力される。

【００４５】なお、最小値検出部２２０としては、上記した構成以外に、プリアンブル区間積分部２１９の出力をＭ個メモリに記憶し、そのＭ個の記憶値から、上記したスレッショルド以下でかつ最小値となる記憶値を特定し、その記憶値の記憶位置に応じた同期信号を出力するように構成してもよい。但し、この場合には、プリアンブル区間積分部２１９の出力をメモリにＭ個記憶させる分、同期信号の出力がタイミング的に遅れる。このため、この実施形態の場合には、図３に示すＧＩ除去部２２に入力される受信信号をＭ個の記憶に応じた時間だけ遅延させ、その遅延時間内において同期信号が出力されるようにする。

【００４６】また、上記した実施形態では、プリアンブル区間積分部２１９の積分区間をプリアンブル区間である１６０Ｔとしたが、それよりも長い区間であってもよく、逆に短い区間であってもよい。短い区間とした場合には、同期信号がタイミング的に早く出力されることになるが、システムによっては早い同期信号を必要とするものもあるため、そのようなシステムにおいては好適である。

【００４７】また、上記した実施形態では、相関区間積分部２１８とプリアンブル区間積分部２１９を設けるものを示したが、相関区間積分部２１８をなくしプリアンブル区間積分部２１９だけで実施することもできる。この場合、最小値検出部２２０において、プリアンブル区間積分部２１９の出力を常時監視し、その積分値から所定のスレッショルド以下でかつ最小値となるタイミングを検出する。例えば、図９に示すように、プリアンブルが２つの繰り返し信号（Ｎサンプル周期の信号）で構成されている場合、図１０に示すように、１つの繰り返し信号の区間（ＮＴ）の積分を相関区間積分部２１８において行い、その積分結果に基づき最小値検出部２２０が最小値を検出して同期信号を出力する。この場合、同期信号は、プリンブル区間が終了する前の早いタイミングで出力される。

【００４８】また、上記した実施形態では、受信信号のＩ成分およびＱ成分の両方を用いて時間同期の同期信号を生成するものを示したが、プリアンブルの繰り返し信号にＩ成分およびＱ成分のいずれか一方のみを用いるシステムの場合には、それに対応した成分を用いて同期信号を生成するようにしてもよい。

【００４９】また、上記した実施形態では、受信信号のＩ成分およびＱ成分のそれぞれについて、２つの連続する信号の差をとるものを示したが、連続していなくても差をとる２つの信号が、繰り返し信号の所定周期分だけ異なっていればよい。

【００５０】また、上記した種々の実施形態では、受信機の各部の構成は、ハードロジック的に構成することの他、ソフトウェアによって構成することもできる。例えば、図３（ｂ）に示す各部２１～２８等のブロック的なハード構成に対して、それらをコンピュータで構成し、コンピュータに実行させるためのコンピュータプログラム（プログラム製品）を記録媒体をなすメモリに記憶しておき、電源オン時にそのメモリからコンピュータプログラムを各部２１～２８等のハード構成に転送してそれらを動作させるようにすることができる。この場合、コンピュータプログラムは、サーバに備えられた記録媒体からネットワークを介した通信によって配信されるようになっていてもよい。また、コンピュータプログラムを記憶するメモリは、各部２１～２８等の全体に対して１つ設けられるものの他、各部２１～２８等に対し個別に設けられるようになっていてもよい。

【００５１】なお、本発明は、ＯＦＤＭ方式を用いた通信システムに適用されるものに限らず、バースト的にパケット通信を行い、パケット信号のプリアンブルに繰り返し信号を用いるものであれば、その他の方式を用いた通信システムにも適用することができる。

【図面の簡単な説明】

【図１】本発明の一実施形態に係るＯＦＤＭ方式を用いた通信システムの概念図を示す図である。

【図２】図１に示す通信システムにおける送信波形を説明するための図である。

【図３】図１中の受信機（ＴＸ）および受信機（ＲＸ）におけるベースバンド部の構成を示す図である。

【図４】図３中の時間・周波数同期部２１に含まれる同期信号生成部の構成を示す図である。

【図５】図４中の最小値検出部２２０の具体的な構成を示す図である。

【図６】ノイズおよびマルチパスフェージングがないとした場合のシュミレーション結果を示す図である。

【図７】Ｍｏｄｅｌ　Ｃのマルチパスフェージング特性を与えた場合のシュミレーション結果を示す図である。

【図８】相関区間積分部２１８の出力波形とプリアンブル区間積分部２１９の出力波形のシュミレーション結果を示す図である。

【図９】プリアンブルが２つの繰り返し信号で構成されている場合のパケットの構成を示す図である。

【図１０】図９に示すパケットの構成の場合に適用される同期信号生成部の構成を示す図である。

【図１１】本発明者らが検討を行った同期信号生成部の構成を示す図である。

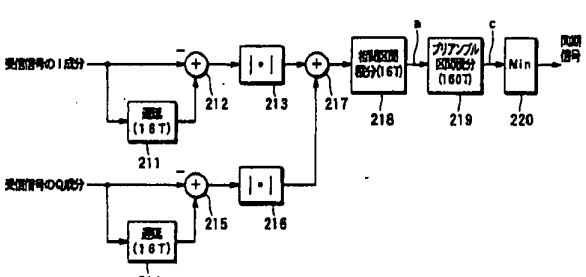
【図１２】図１１中のマッチトフィルタ１０２の構成を示す図である。

【図１３】図１１中のパワー検出部１０４の構成を示す図である。

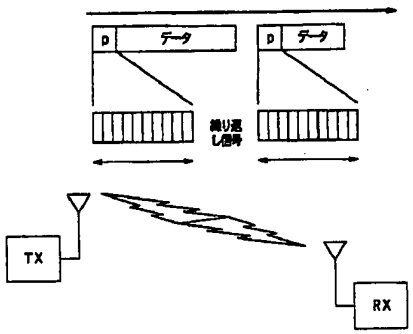
【符号の説明】

２１１、２１４…遅延部、２１２、２１５…引き算部、２１３、２１６…絶対値部、２１７…加算部、２１８…相関区間積分部、２１９…プリアンブル区間積分部、２２０…最小値検出部、２２０１…制御部、２２０２…遅延部、２２０３…比較部、２２０４…判別部。

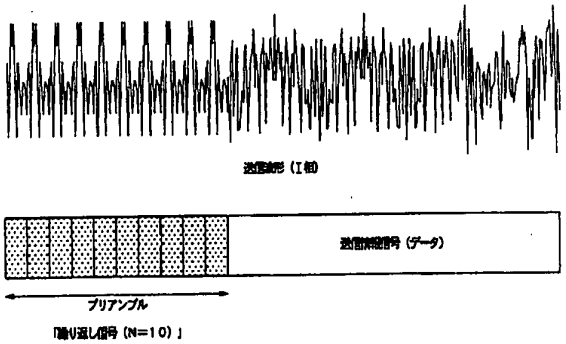
【図４】



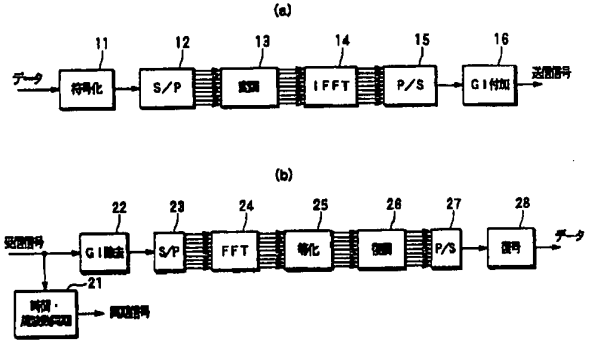
【図1】



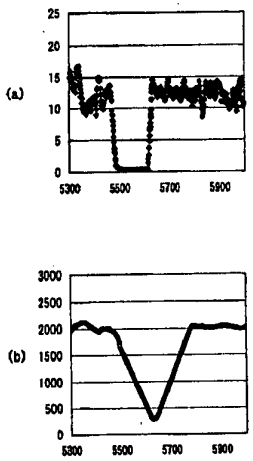
【図2】



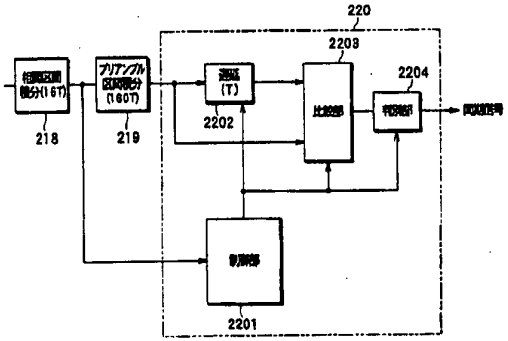
【図3】



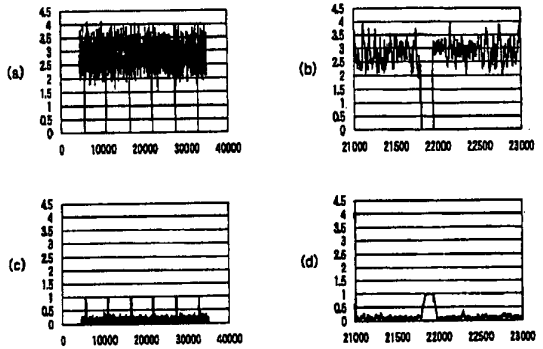
【図8】



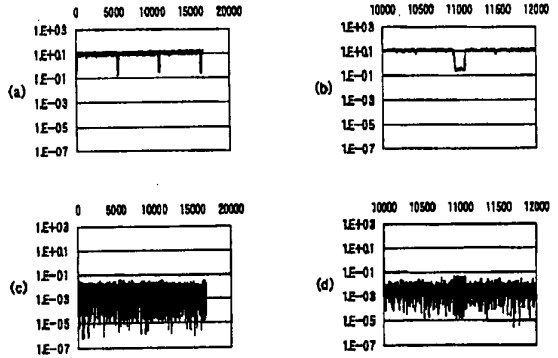
【図5】



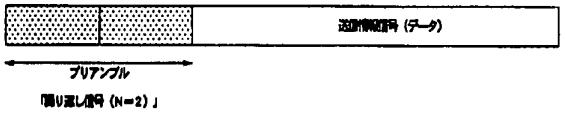
【図6】



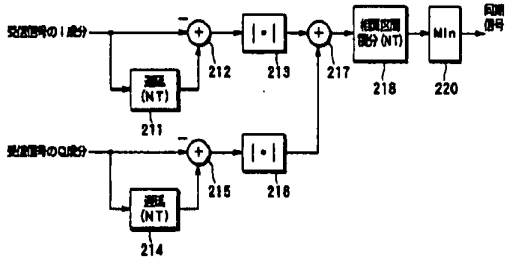
【図7】



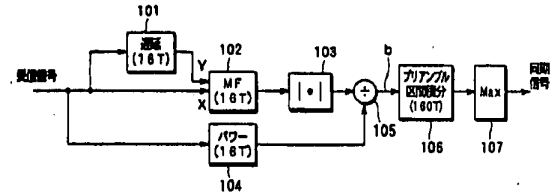
【図９】



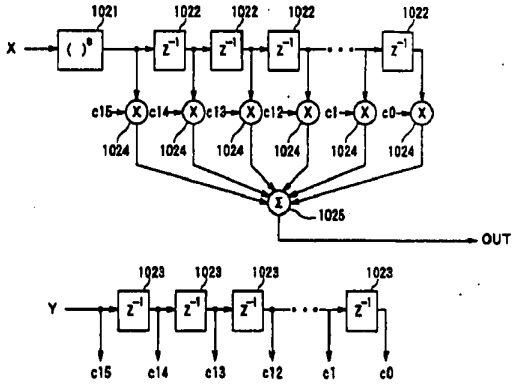
【図１０】



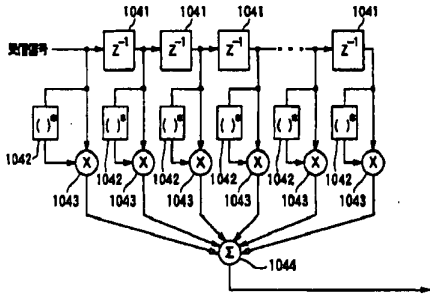
【図１１】



【図１２】



【図１３】



フロントページの続き

(72)発明者　佐々木　邦彦
愛知県刈谷市昭和町１丁目１番地　株式会社デンソー内
(72)発明者　原田　博司
神奈川県横須賀市光の丘３丁目４番　郵政省通信総合研究所　横須賀無線通信研究センター内
(72)発明者　藤瀬　雅行
神奈川県横須賀市光の丘３丁目４番　郵政省通信総合研究所　横須賀無線通信研究センター内

Fターム(参考)　5K029 AA01 AA18 CC01 EE05 LL03 LL08 LL20
5K047 AA12 AA16 CC01 GG02 GG16 JJ02 MM03 MM12